

Kombinační logické obvody

Okamžitá hodnota výstupních proměnných kombinačního logického obvodu je dána pouze *okamžitou* kombinací vstupních proměnných. To znamená, že těmito obvody realizujeme výhradně takové situace, které nejsou závislé na *předchozích* kombinacích vstupů. Formálně můžeme tyto systémy popsat rovnicí

$$Y_i = f(X_j), \quad \text{kde } i = 1, 2, \dots, m, \quad j = 1, 2, \dots, n.$$

Proměnné $Y_i = y_1, y_2, \dots, y_m$ značí výstupní proměnné kombinačního obvodu a proměnné $X_j = x_1, x_2, \dots, x_n$ jsou vstupní proměnné.



Blokové znázornění kombinačního logického obvodu

Typické typy kombinačních logických obvodů

- dekodéry
- multiplexery a demultiplexery
- komparátory
- obvody pro aritmetické operace (sčítačky, generátory přenosu apod.),

Dekodéry

Převádějí jeden kód na druhý, případně určitý kód dekodují

binární dekodér

Velmi důležité a často používané jsou *binární dekodéry*. Tyto dekodéry převádějí binární stavy uspořádané v jednom kódu na binární stavy v jiném kódu. Jako příklad lze uvést dekodér 1 z N, který převádí stavy z přímého binárního kódu na kód, kdy je aktivní vždy pouze jeden z výstupů. Nejjednodušším takovým dekodérem je dekodér dvoubitového slova na kód 1 ze 4. Dalším příkladem může být převodník binárních čísel na desítková (BCD dekodér) nebo dekodér z BCD kódu na kód 1 z 10 (tj. převod BCD kódu do desítkové soustavy).

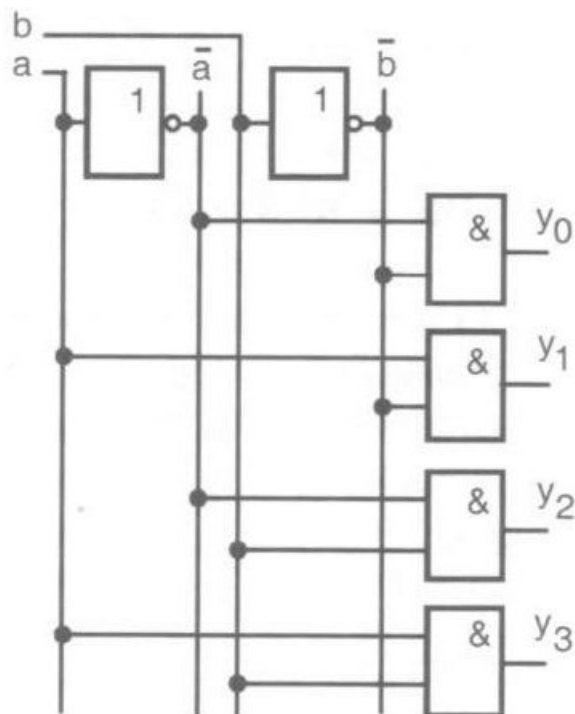
Dekodér z binárního kódu na kód 1 z N

Nejjednodušším používaným dekodérem tohoto typu je dekodér dvoubitového binárního kódu na kód 1 ze 4. Pravdivostní tabulka má 2 vstupní a 4 výstupní proměnné. V tab. je znázorněna pravdivostní tabulka dekodéru, u něhož jsou výstupy aktivní v logické 1.

Vstupy		Výstupy			
b	a	y_0	y_1	y_2	y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Pravdivostní tabulka dekodéru 1 ze 4 aktivního v log 1

Pomocí vstupního binárního čísla jsou adresovány jednotlivé výstupy

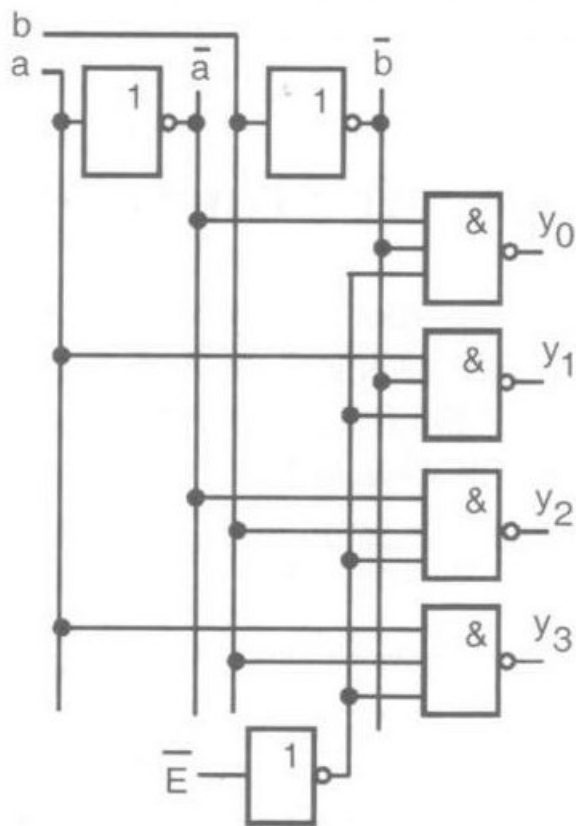


Logické výrazy pro jednotlivé výstupy mají tvar

$$y_0 = \bar{b}\bar{a}, \quad y_1 = \bar{b}a, \quad y_2 = b\bar{a}, \quad y_3 = ba$$

Vstupy		Výstupy			
b	a	y ₀	y ₁	y ₂	y ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Schéma zapojení dekodéru z binárního kódu na kód 1 ze 4 z hradel AND



Vstupy			Výstupy			
b	a	$\bar{E}$	y_0	y_1	y_2	y_3
x	x	1	1	1	1	1
0	0	0	0	1	1	1
0	1	0	1	0	1	1
1	0	0	1	1	0	1
1	1	0	1	1	1	0

Ukažme si sestavení logického výrazu pro realizaci dekodéru 1 ze 4 při aktivní nule na výstupu, podle tab. Pro výstupní proměnné aktivní v nule sestavíme součtové formy. Tak například druhý řádek tabulky odpovídá adresování výstupu y_0 , který má hodnotu nula. Platí tedy

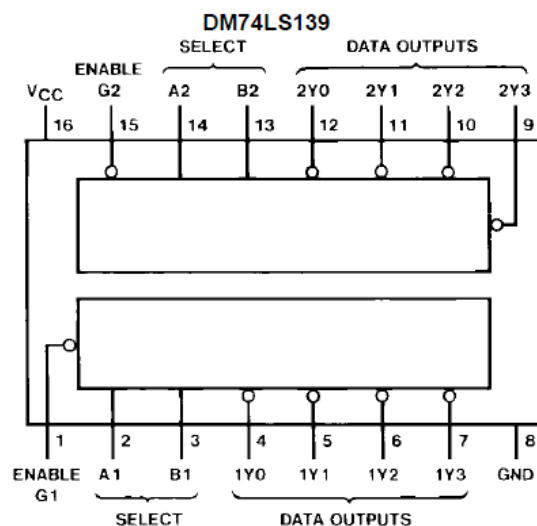
$$y_0 = b + a + \bar{E}.$$

Realizační schéma této funkce pomocí hradla NAND získáme pomocí De Morganova zákona jako

$$\overline{\overline{y_0}} = \overline{\overline{b + a + \bar{E}}} = \overline{\overline{b} \overline{a} \overline{\bar{E}}} = \overline{\overline{b} \overline{a} E}.$$

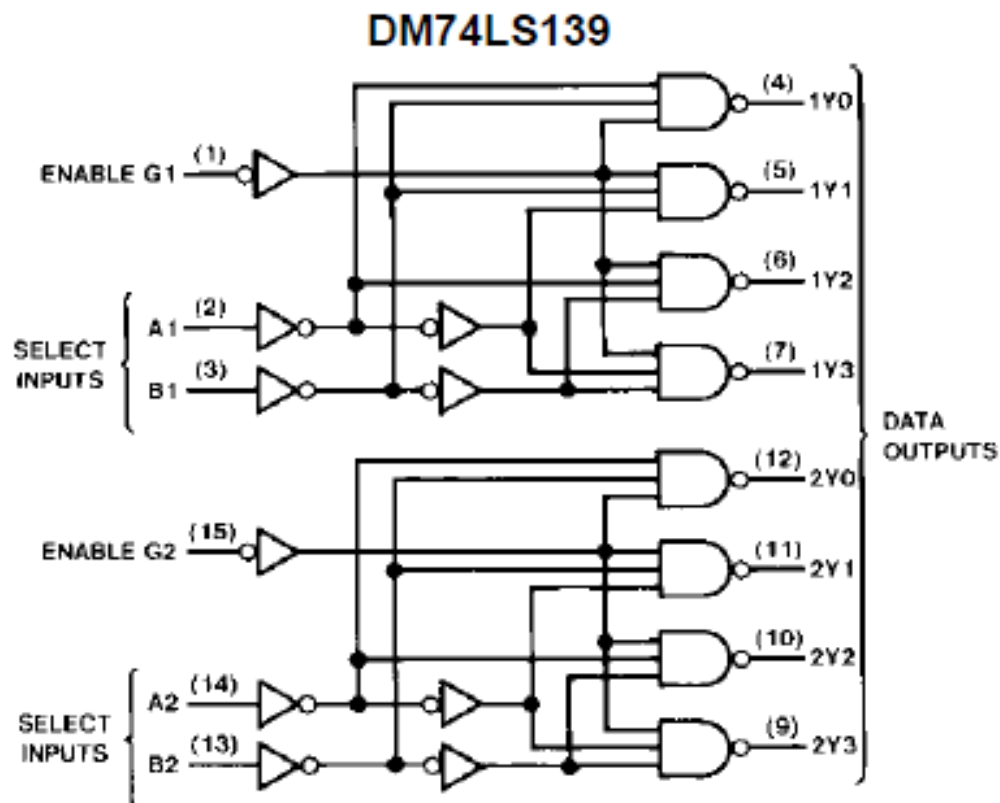
Schéma zapojení dekodéru z binárního kódu na kód 1 ze 4 z hradel NAND s blokovacím vstupem $\bar{E}$

Dekodéry 1 z N realizují výrobci jako integrované obvody. Např. již zmíněný dekodér 1 z 4 s aktivní nulovou úrovní na výstupu a jedním blokovacím vstupem $\bar{E}$ se realizuje pod označením 74LS139. V jednom pouzdře jsou dva stejné dekodéry. Dvojice dekodérů 1 ze 4 se dvěma blokovacími signály se vyrábí pod označením 74155, případně 74LS155, nebo v provedení s otevřeným kolektorem 47156, příp. 74LS156.



DM74LS139

Inputs			Outputs			
Enable	Select					
G	B	A	Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L



Dekodér z kódu BCD na kód 1 z 10

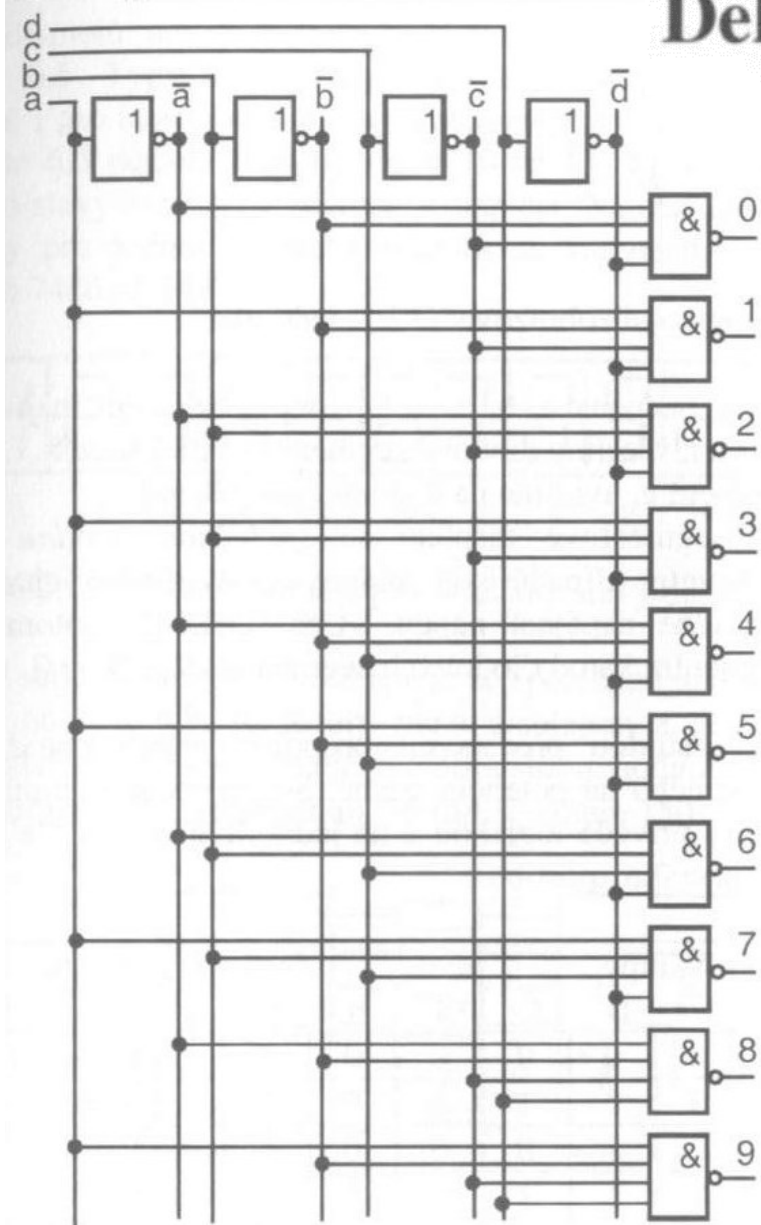
Dalším typem je dekodér z BCD kódu na kód 1 z 10, neboli jinak řečeno převodník BCD čísel na čísla desítková. Vstup tohoto dekodéru je paralelní čtyřbitové slovo v BCD kódu. K testování vstupních stavů je použito deset součinných NAND hradel, která dekódují deset možných stavů 0 až 9. Bude-li na vstupech některého z hradel NAND číslo v kódu BCD, které bude mít ve všech řádech logické jedničky, bude na výstupu tohoto hradla aktivní úroveň logické nuly. Dekodér tedy indikuje BCD čísla aktivní nulou na výstupu. Funkce dekodéru 1 z 10 je znázorněna v pravdivostní tabulce

Zbývající kombinace vstupních proměnných 1010 až 1111 nevyvolají na výstupu žádnou aktivní logickou úroveň a všechny výstupy zůstanou při nich v log 1.

Vstupy				Výstupy									
d	c	b	a	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

Pravdivostní tabulka pro převod z BCD kódu na kód 1 z 10

Dekodér z kódu BCD na kód 1 z 10



Vstupy				Výstupy									
d	c	b	a	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

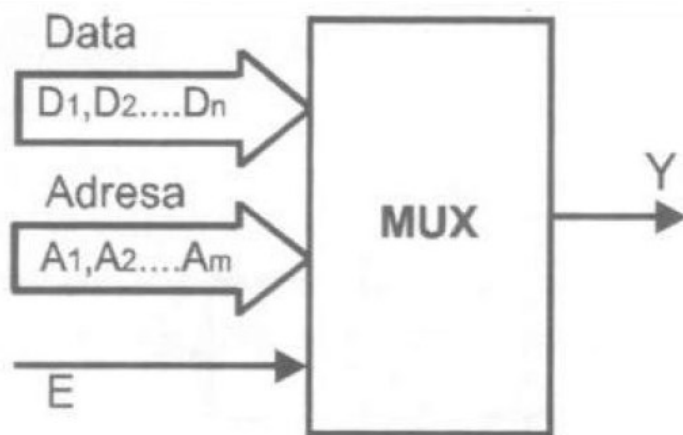
Schéma zapojení dekodéru z kódu BCD na kód 1 z 10

Multiplexery

Multiplexer je kombinační logický obvod, který umožňuje převádět číslicové informace z některého vybraného vstupního kanálu na výstup. Česky bychom mohli tento obvod označit jako přepínač číslicových signálů. Obsahuje n vstupů D_1 až D_n a jeden výstup Y . Volbu jednoho ze vstupů provádíme pomocí řídicích adresových signálů A_1 až A_m . Adresa vybraného vstupu je přiváděna do obvodu jako binární číslo. Takže pro n datových vstupů použijeme m adresových vstupů. Mezi počtem datových n a adresových m vstupů platí závislost

$$n = 2^m \text{ nebo } 2^{m-1} < n < 2^m$$

Multiplexer používáme tam, kde má být z množství různých logických signálů vybrán jediný, např. na vstupech aritmeticko-logických jednotek, v obvodech pro převod paralelní informace na sériovou, při multiplexním buzení sedmisegmentových displejů.

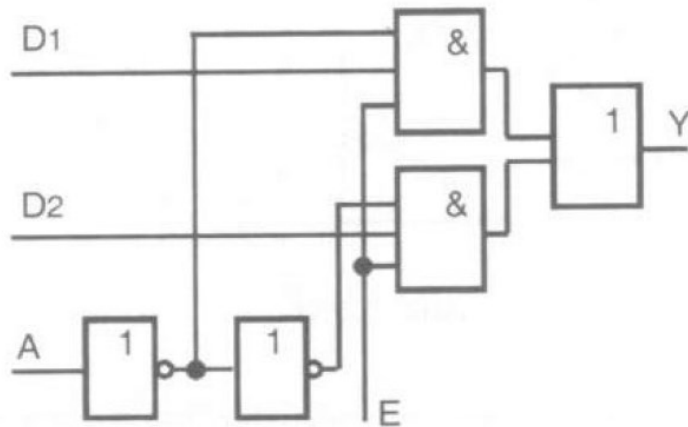


E- blokovací vstup

E je na log 1 převádí výstup do neaktivní úrovně (např. log 1) nezávisle na hodnotách ostatních vstupů

Příklady multiplexerů

dvouvstupový multiplexer



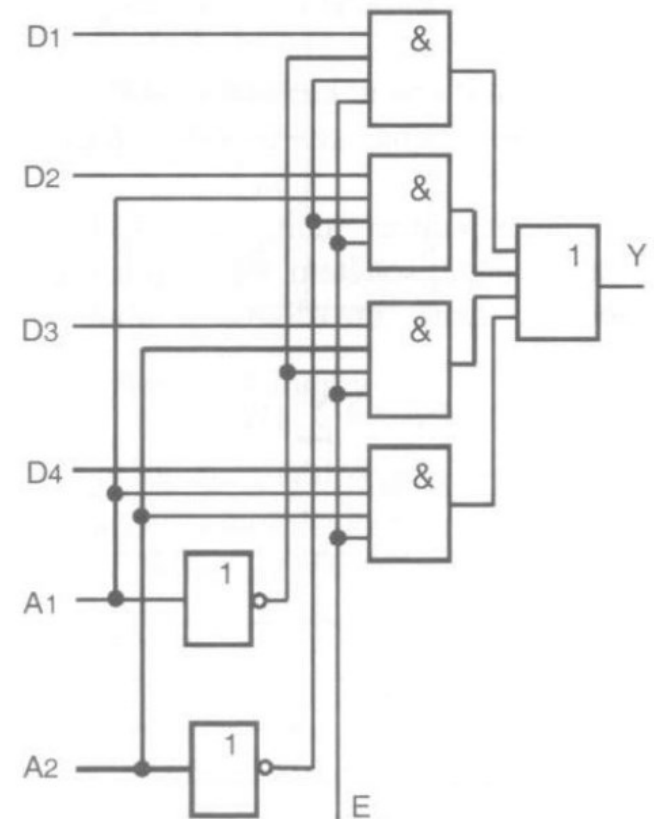
E	D ₁	D ₂	D ₃	D ₄	A ₁	A ₂	Y
1	0	x	x	x	0	0	0
1	1	x	x	x	0	0	1
1	x	0	x	x	1	0	0
1	x	1	x	x	1	0	1
1	x	x	0	x	0	1	0
1	x	x	1	x	0	1	1
1	x	x	x	0	1	1	0
1	x	x	x	1	1	1	1
0	x	x	x	x	x	x	0

Funkční tabulka čtyřvstupového multiplexeru

Z pravdivostní tabulky můžeme odvodit logické výrazy pro popis výstupu ve tvaru

$$Y = (D_1 \bar{A}_2 \bar{A}_1 + D_2 \bar{A}_2 A_1 + D_3 A_2 \bar{A}_1 + D_4 A_2 A_1) \cdot E .$$

čtyřvstupový multiplexer



Literatura:

M. Antošová, V. Davídek, Číslicová technika, 2013 Kopp

Richard C. Jaeger, Travis N. Blalock, Microelectronic circuit design,
2011 by The McGraw-Hill Companies, Inc.

P. Horowitz, W. Hill, The art of Electronics, Third edition, Cambridge University Press,
1980, 1989, 2015.

Donald A. Neamen, Microelectronics Circuit Analysis and Design, Published by
McGraw-Hill (2010).