

Tranzistory řízené elektrickým polem

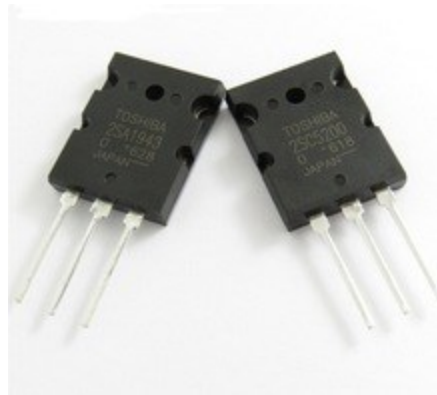
J-FET

MOSFET

MESFET



© Can Stock Photo



1) JFET (Junction Field Effect Transistors)

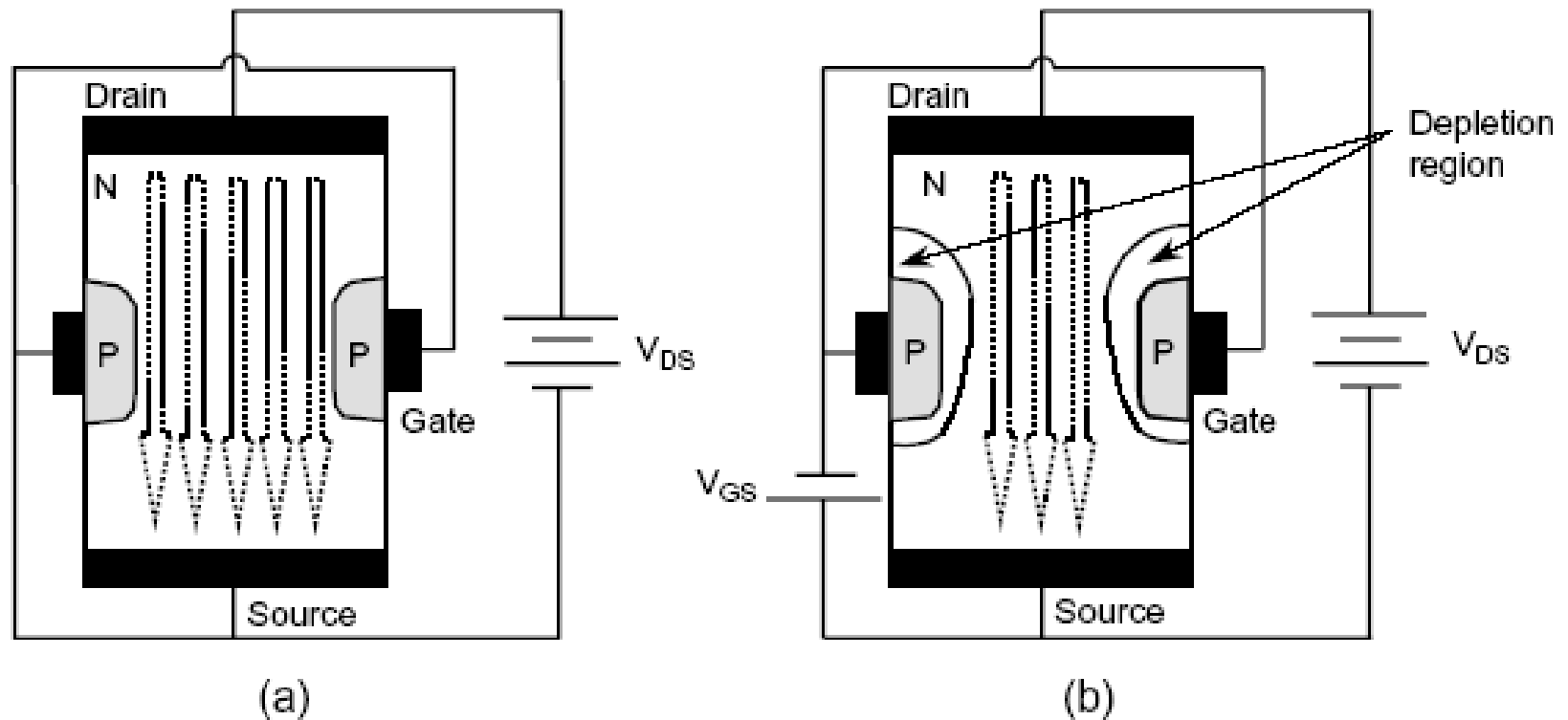
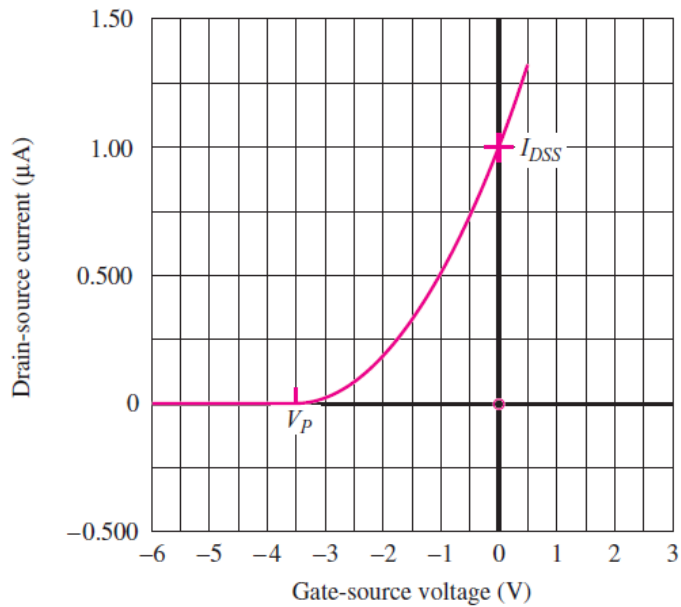


Fig. 1. The structure of JFET and its operation

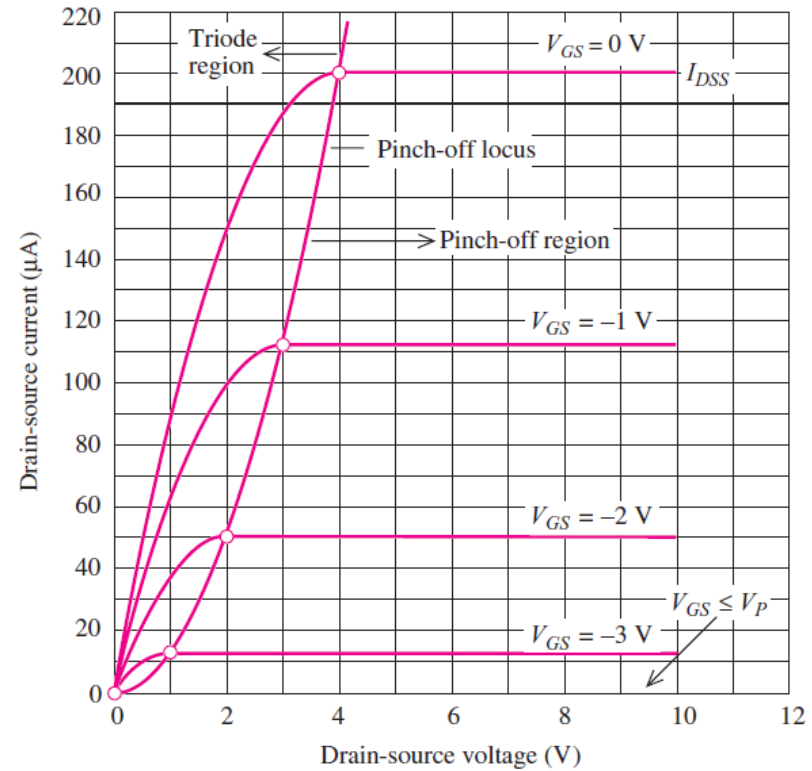
- (a) When V_{GS} (Gate-source voltage) has not been supplied
- (b) When V_{GS} (Gate-source voltage) has been supplied

J-FET tranzistor s kanálem N

převodní charakteristika J-FET

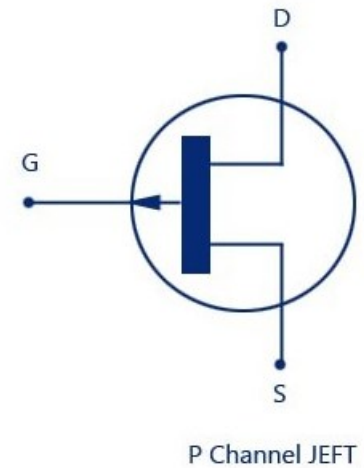
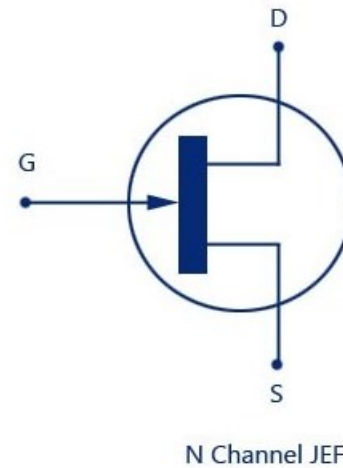
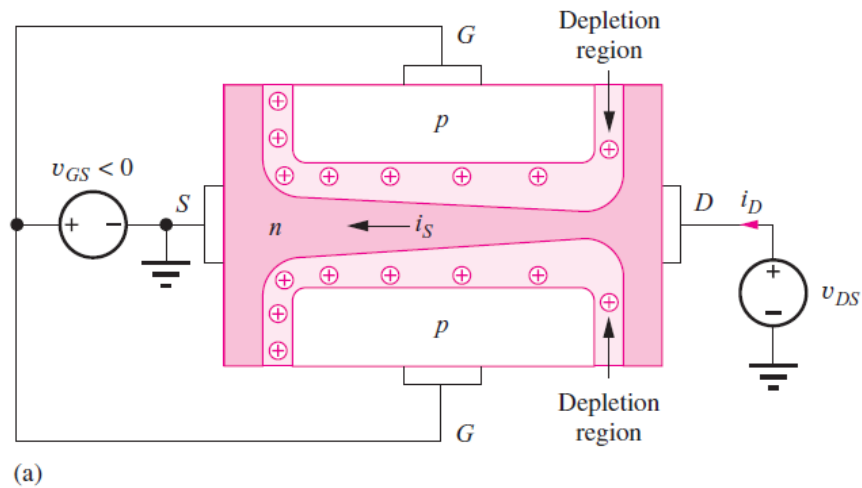


výstupní charakteristiky J-FET

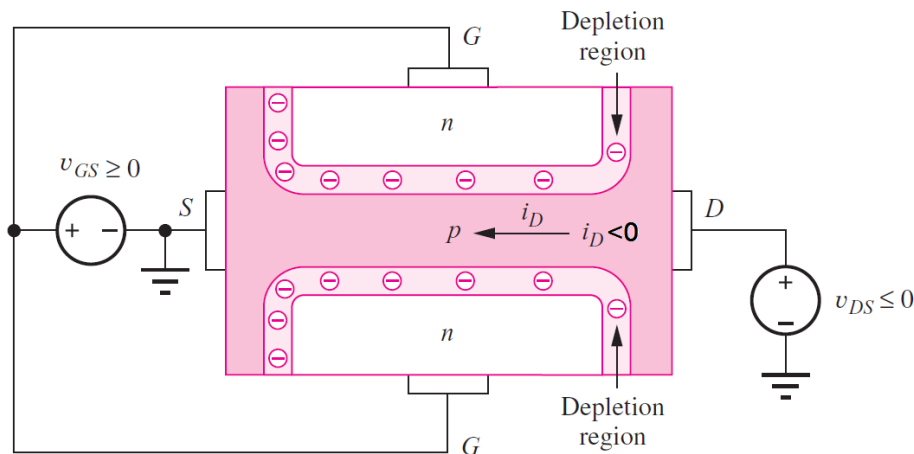


J-FET tranzistor

J-FET s kanálem N



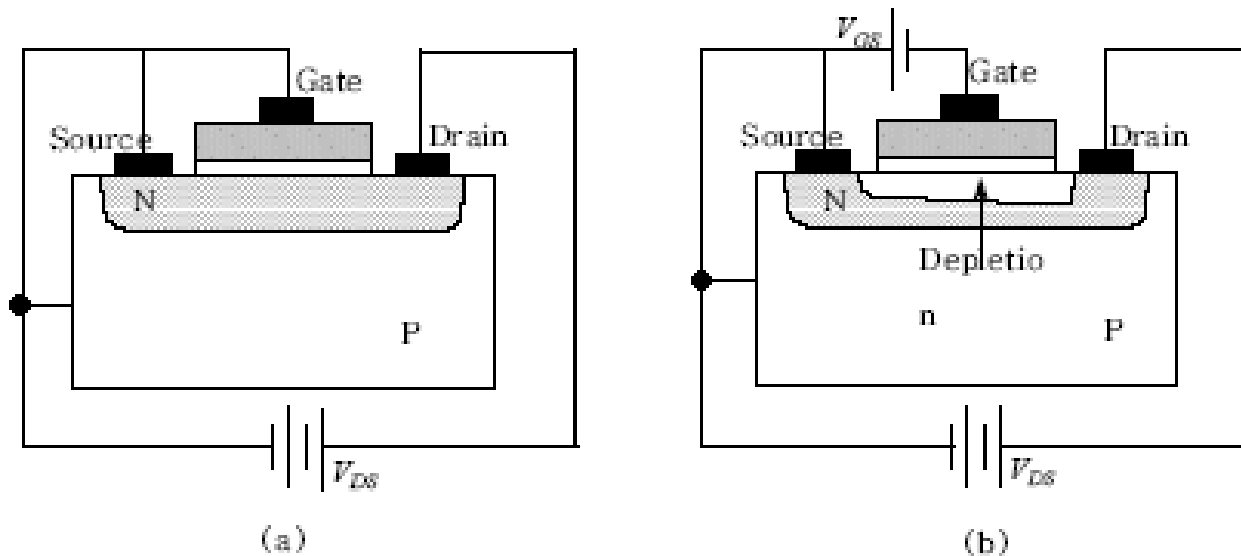
J-FET s kanálem P



(a) *n*-channel and (b) *p*-channel
JFET circuit symbols

2) Tranzistory MOSFET v ochuzovacím modu

Při nulovém napětí na řídicí elektrodě G jsou vodivé mezi DS
Negativní napětí na G snižuje vodivost mezi DS



· The structure of depletion type MOSFET and its operation

(a) When V_{GS} (Gate-source voltage) has not been supplied

(b) When V_{GS} (Gate-source voltage) has been supplied

Tranzistory MOSFET v obohacovacím modu

Při nulovém napětí na řídicí elektrodě G jsou nevodivé mezi DS
Pozitivní napětí na G zvyšuje vodivost mezi DS

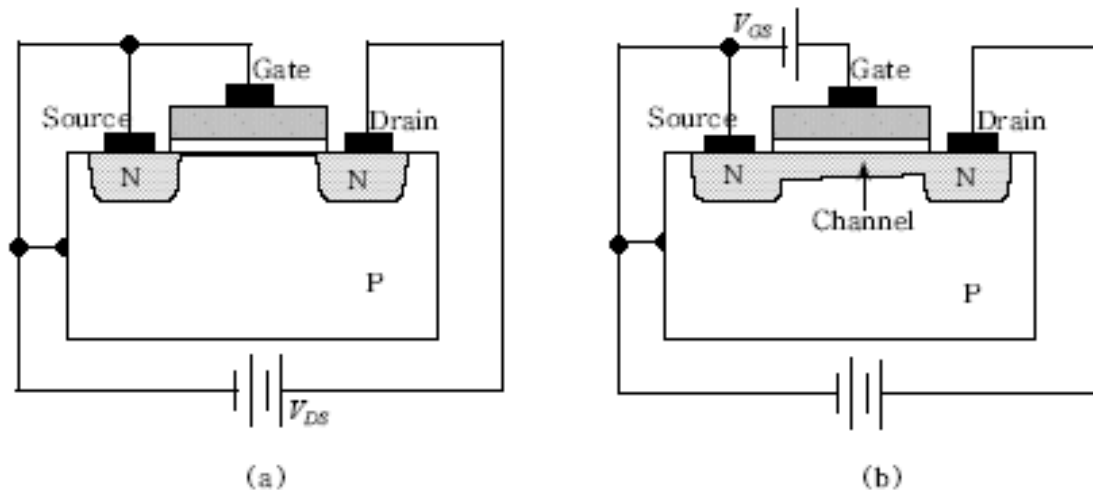
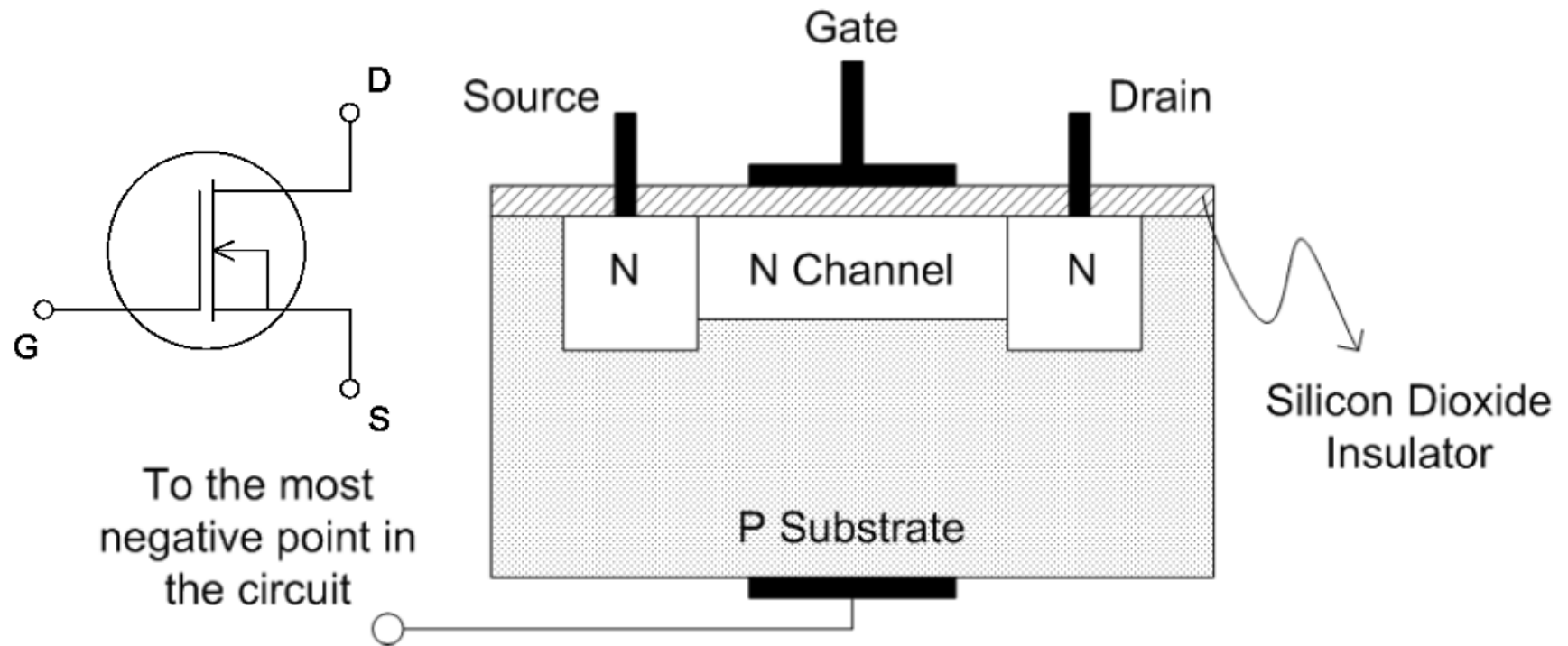


Fig. 3. The structure of enhancement type MOSFET and its operation

- (a) When V_{GS} (Gate-source voltage) has not been supplied
- (b) When V_{GS} (Gate-source voltage) has been supplied

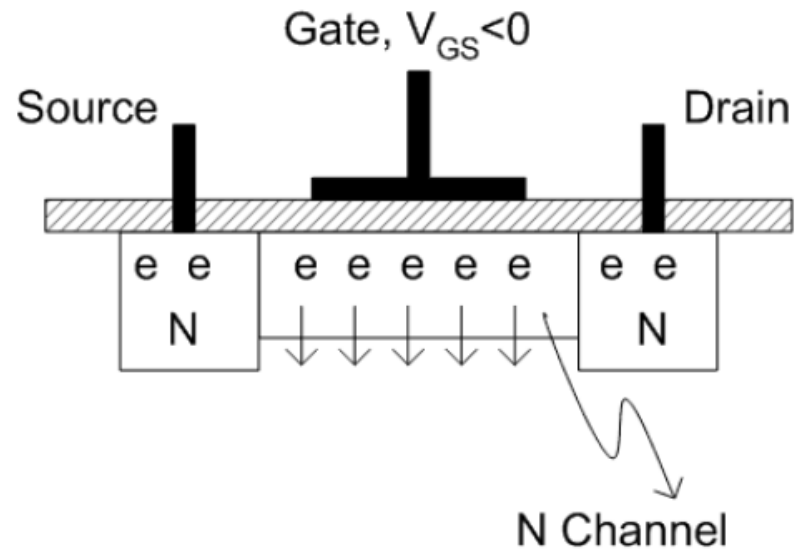
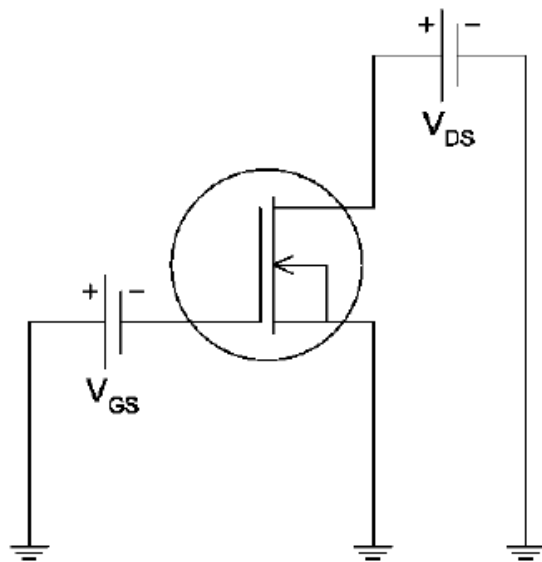
Depletion MOSFET

Construction

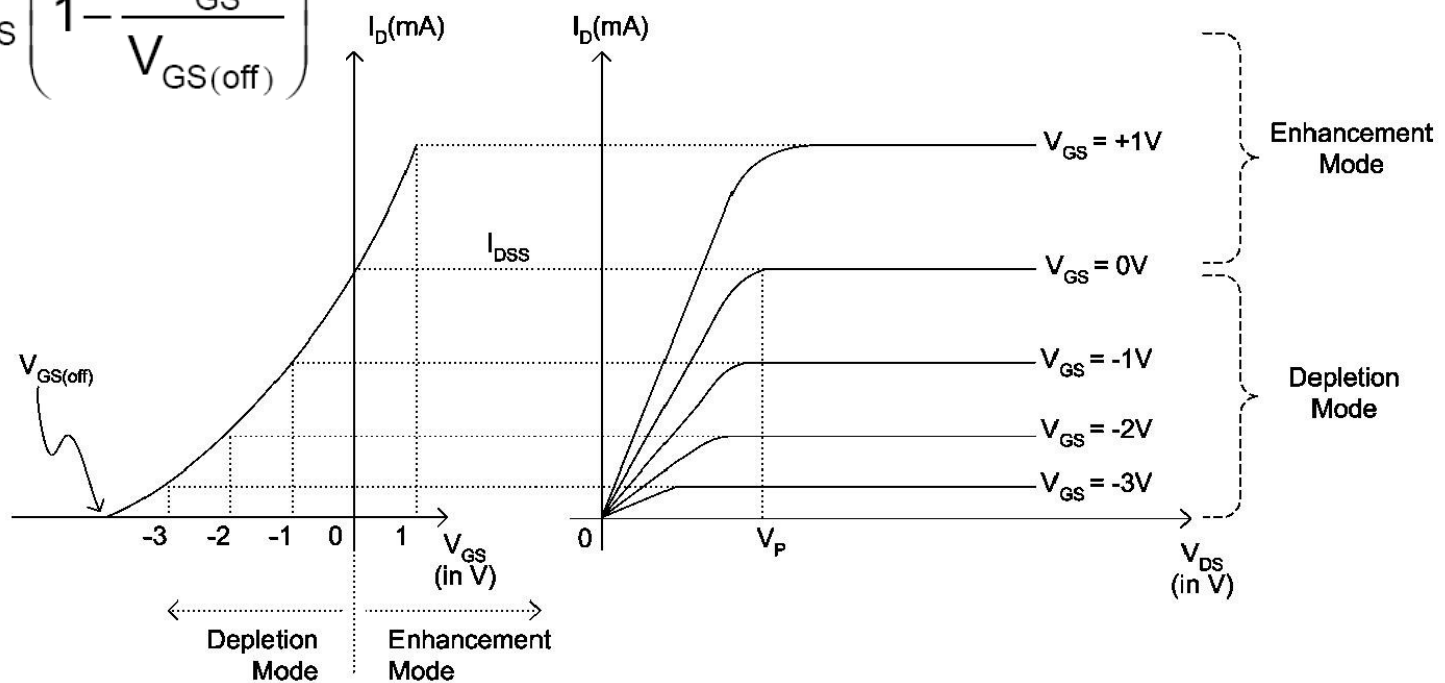


The construction of an n-channel Depletion MOSFET (*D-MOSFET*) is shown.

- The source and drain N regions are formed in a high resistivity P-type *substrate*.

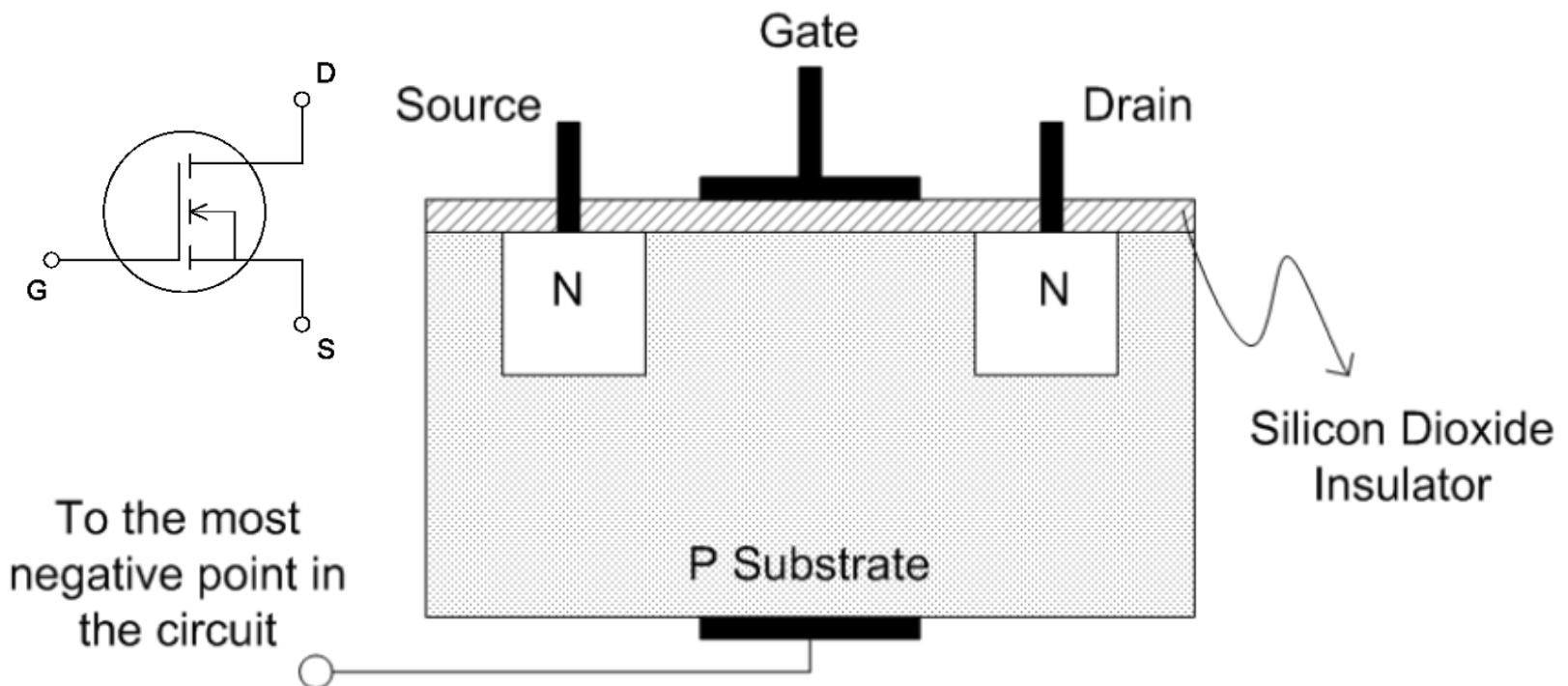


$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$



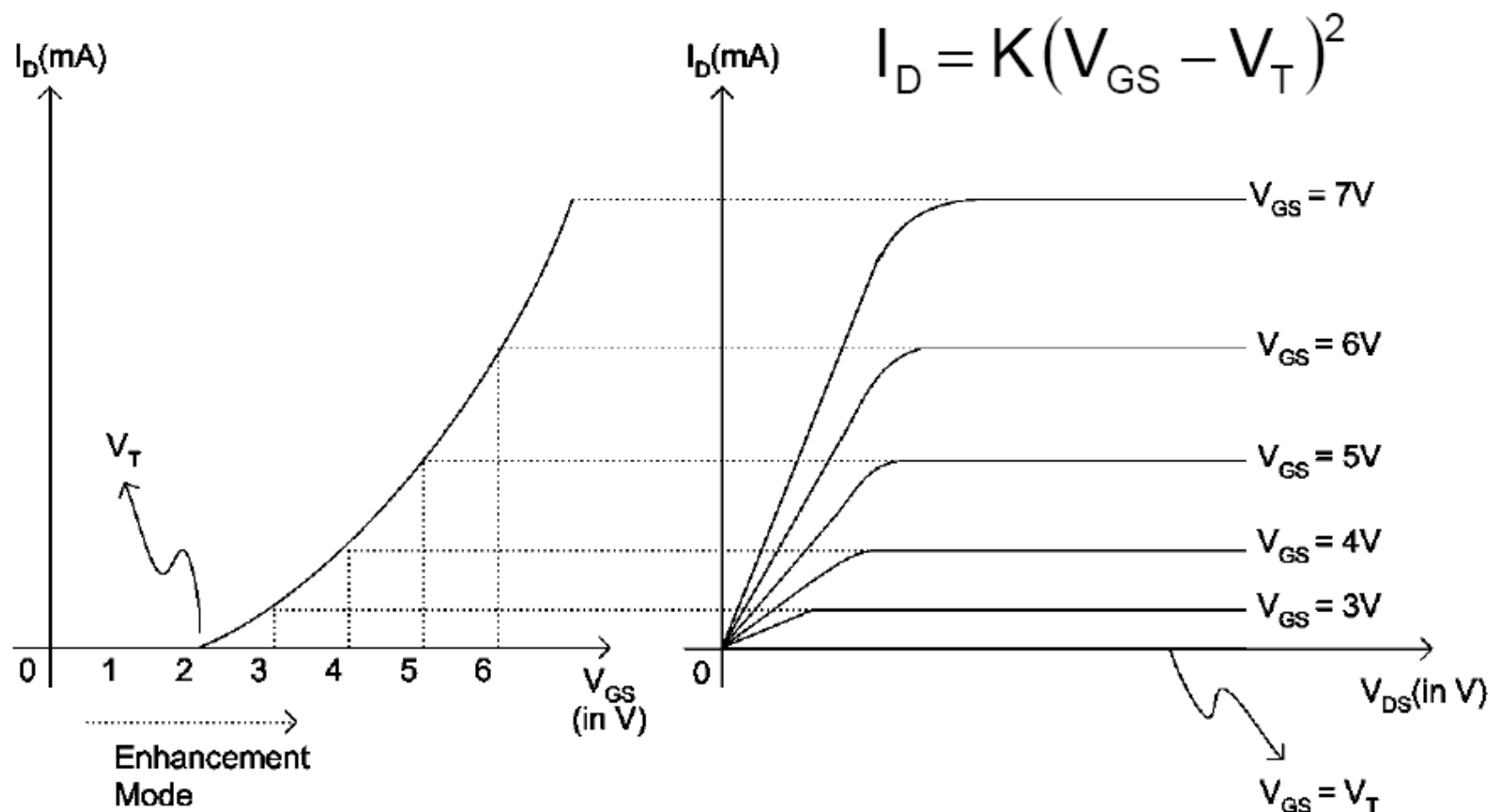
Enhancement MOSFET

The E-MOSFET operates only in the enhancement mode and has no depletion mode. It differs in construction from the D-MOSFET in that it has no structural channel.

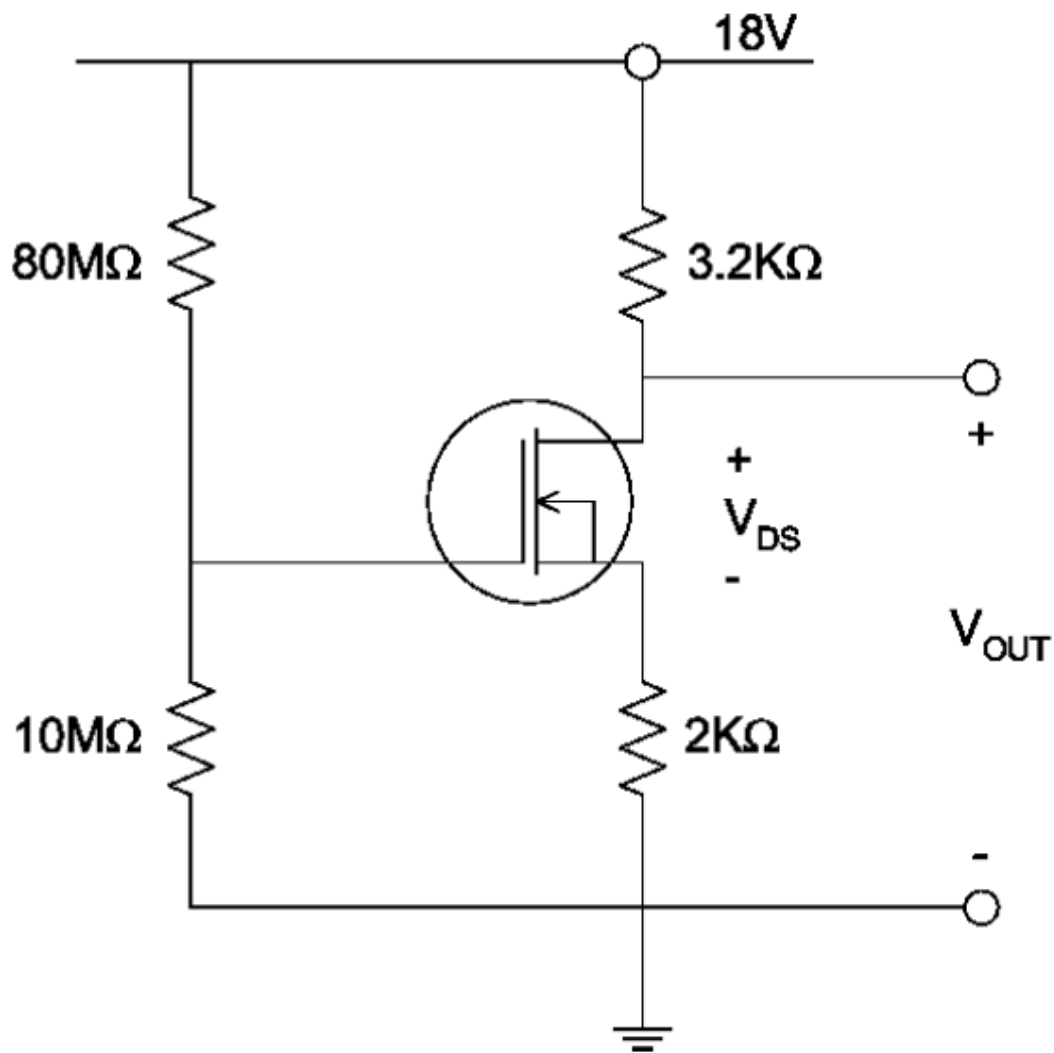


E-MOSFET Transfer Characteristic

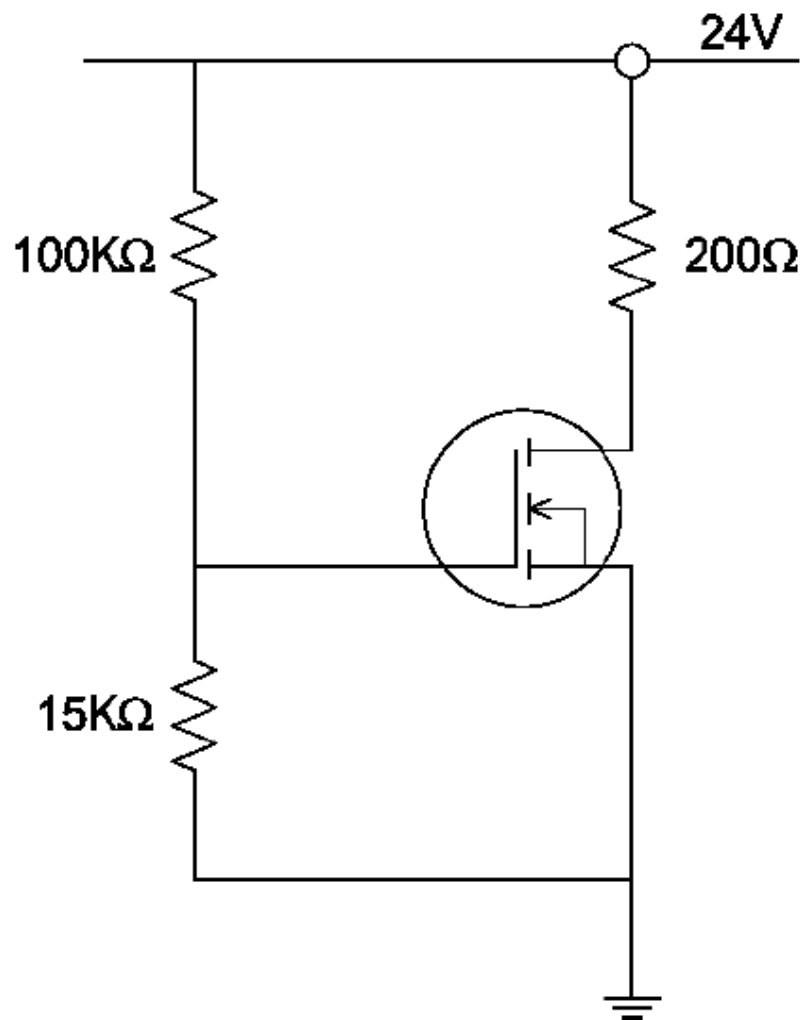
The main difference for an E-MOSFET is that the device conducts only when V_{GS} is +ve, and only when V_{GS} is greater than the threshold voltage V_T . The rest of the behavior is similar to the enhancement mode of a D-MOSFET.



Příklad nastavení pracovního bodu pro ochuzovací
mod tranzistoru MOSFET s difundovaným kanálem N

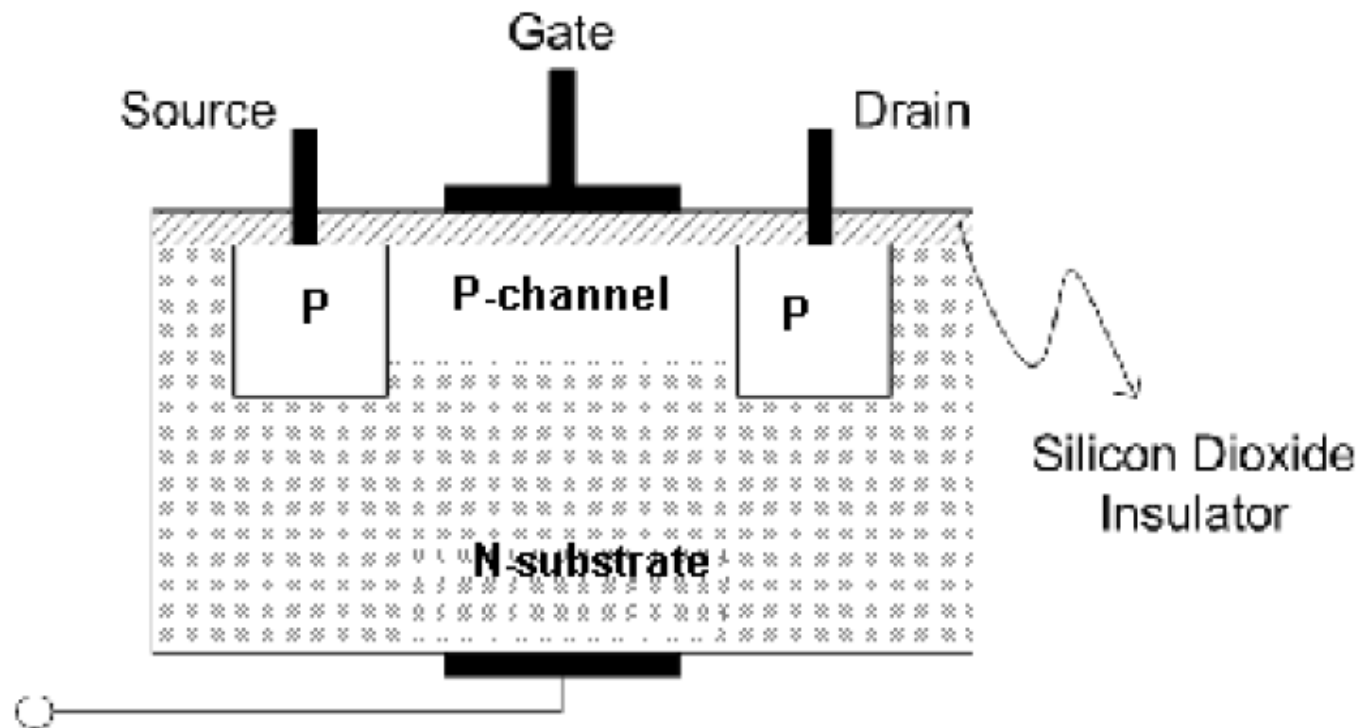


Příklad nastavení pracovního bodu pro obohacovací
mod tranzistoru MOSFET s indukovaným kanálem N

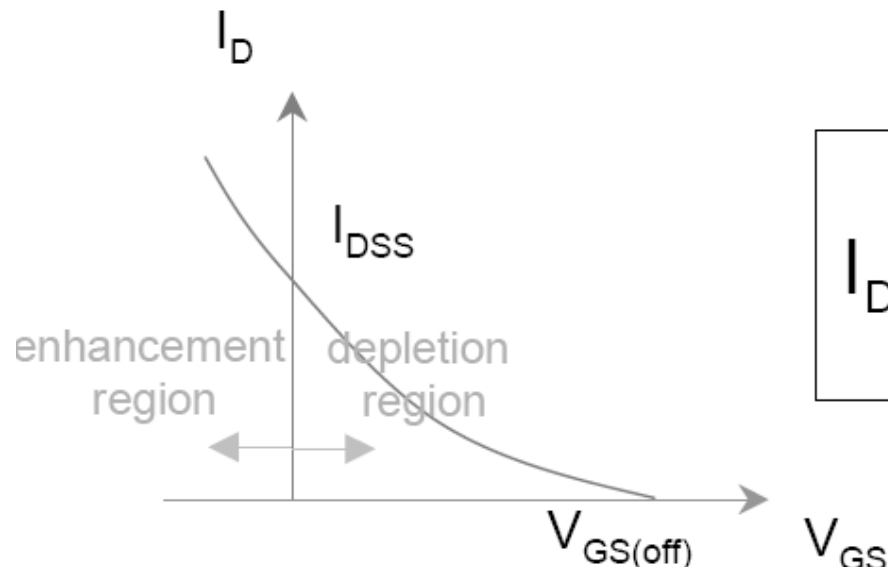


P-channel MOSFETs :

The structure of a depletion mode p-channel MOSFET is shown.



- n and p regions are opposite to those of the n channel D-MOSFET
- holes are repelled or depleted from the channel as V_{GS} becomes more positive
- $V_{GS(off)}$ is positive
- V_{GS} can be either positive or negative



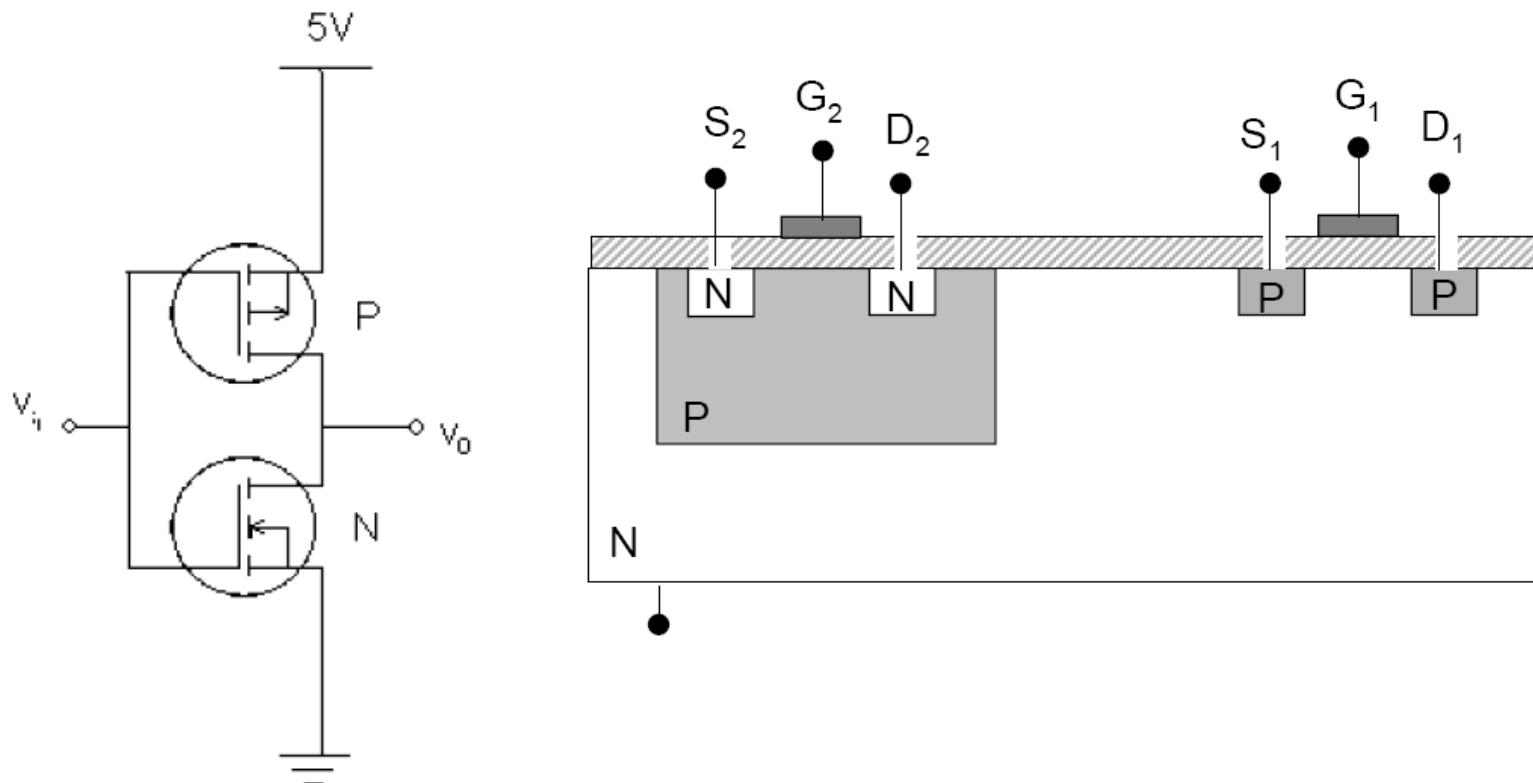
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$$

Příklad nastavení pracovního bodu pro obohacovací
mod tranzistoru MOSFET s difundovaným kanálem P
pracovní bod leží v obohacovacím režimu $V_{GS} < 0$

Complementary MOS (CMOS) :

When an n-channel E-MOSFET and a p-channel E-MOSFET are formed on the same piece of silicon, they can be combined to form a complementary pair, known as CMOS.

The basic operation of CMOS is as an inverter :



Typ MIS	Značky	Převodní charakteristika	Výstupní charakteristika
Ochuzovaný p - kanál ^x			
Obohacovaný p - kanál ^x			
Ochuzovaný n - kanál ^x			
Obohacovaný n - kanál ^x			

Přehled druhů tranzistorů MOSFET

Výstupní charakteristiky tranzistoru MOSFET

→ It could be divided as the ohmic region, the saturation (=active) region, and the cut-off region.

- Ohmic region: Constant resistance region. If drain-to-source voltage is zero, the drain current also becomes zero regardless of gate-to-source voltage. This region is at the left side of $V_{GS} - V_{GS(th)} = V_{DS}$ boundary line ($V_{GS} - V_{GS(th)} > V_{DS} > 0$), and in this region, even if the drain current is very large, the power dissipation could be maintained by minimizing the $V_{DS(on)}$.
- Saturation region: Constant current region. It is at the right side of $V_{GS} - V_{GS(th)} = V_{DS}$ boundary line, and in this region, the drain current differs by the gate-to-source voltage, not by the drain-to-source voltage. Here, the drain current is called saturated.
- Cut-off region: It is called cut-off region, when the gate-to-source voltage is lower than $V_{GS(th)}$ (threshold voltage).

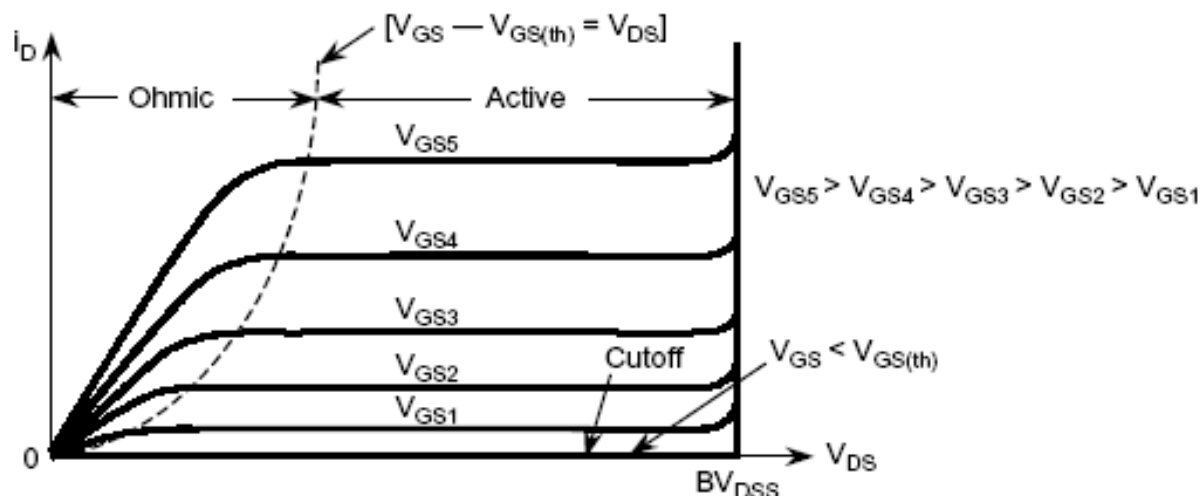


Fig. 6. Output Characteristics

Převodní charakteristika MOSFET

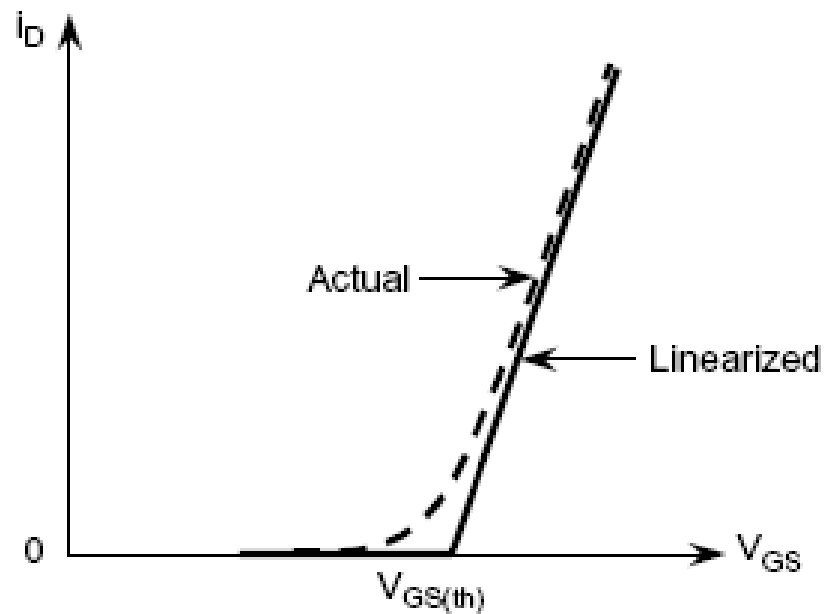
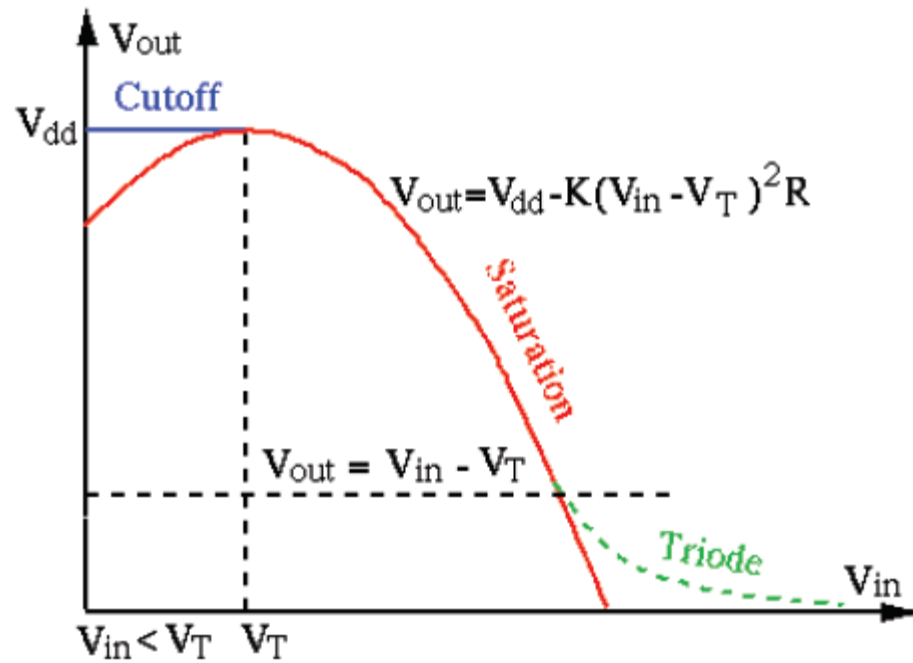
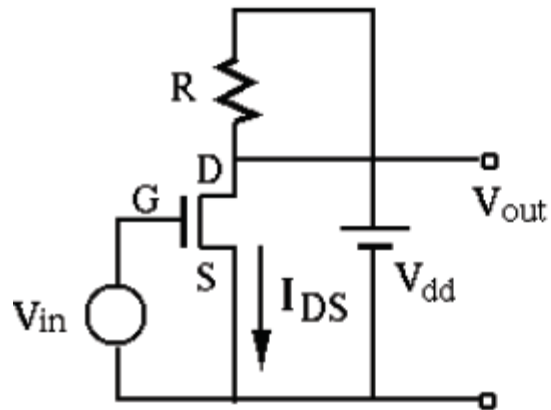
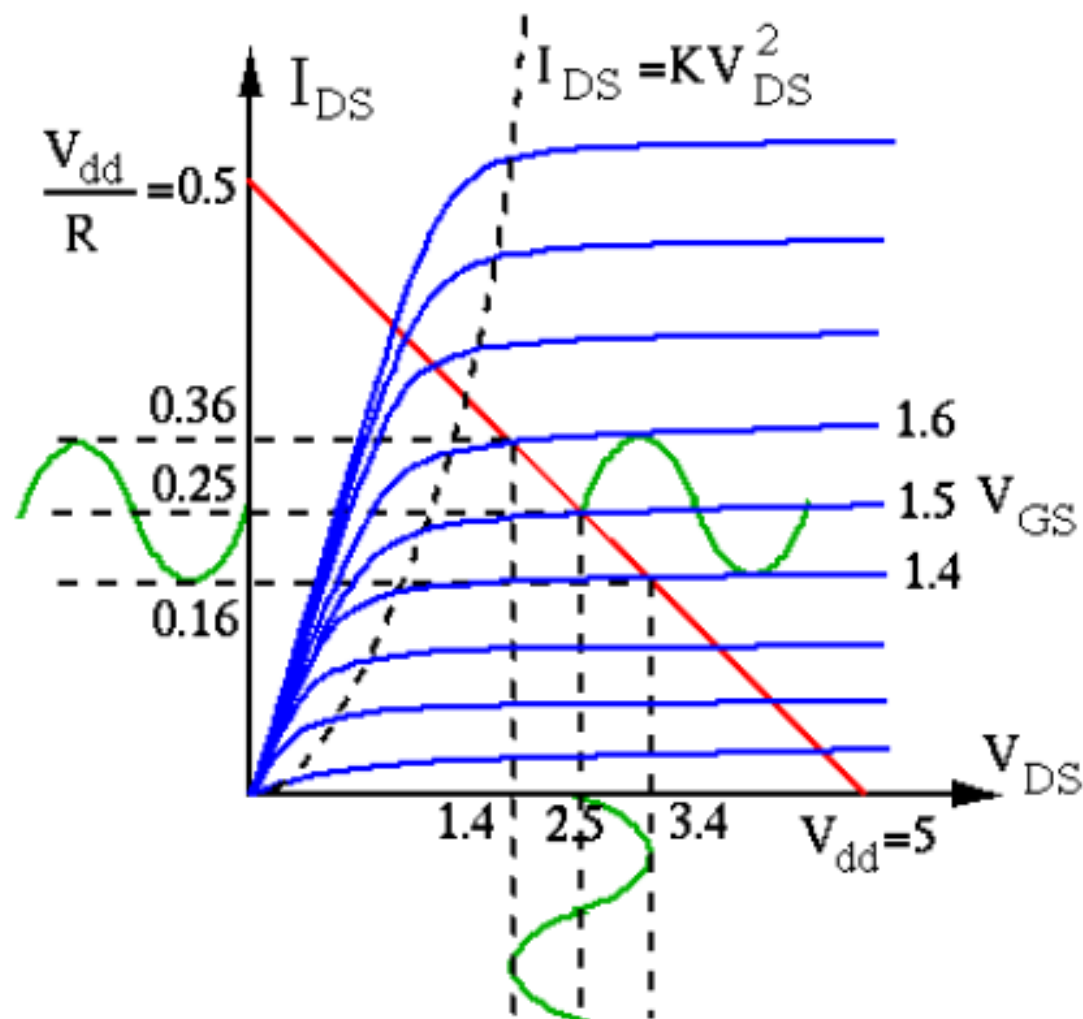


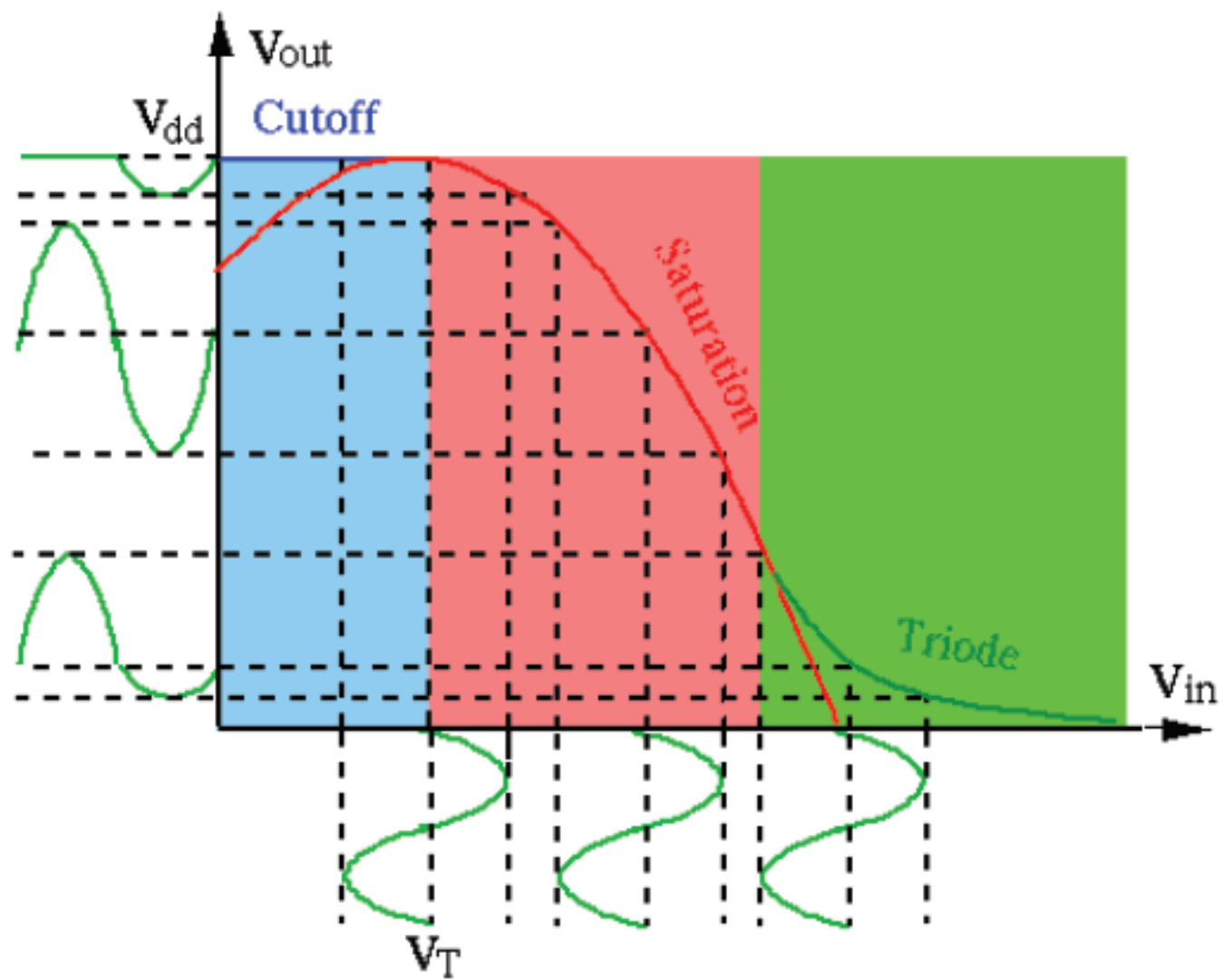
Fig. 7. Transfer Curve

Zesilovače s tranzistory MOSFET



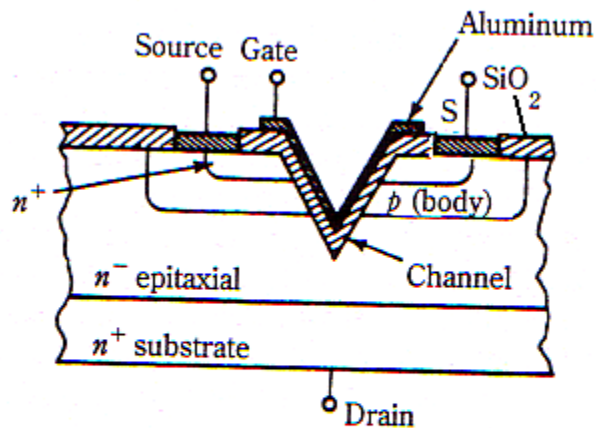


Biasing: In the example above, the DC offset of the input is at 1.5V, so that the transistor is working in the saturation region when the magnitude of the AC input is limited. However, if this offset is either too high or too low, the gate voltage may go beyond the saturation region to enter either the triode or the cutoff region. In either case, the output voltage will be severely distorted, as shown below:

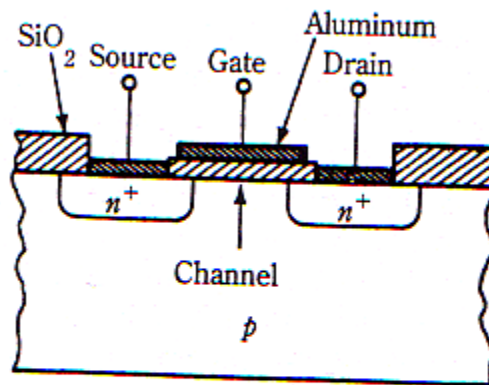


Tranzistory POWER MOSFET (V-MOS POWER FET)

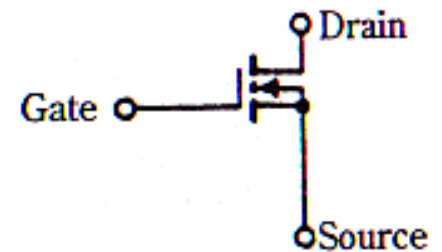
82 The field-effect transistor in RF power applications



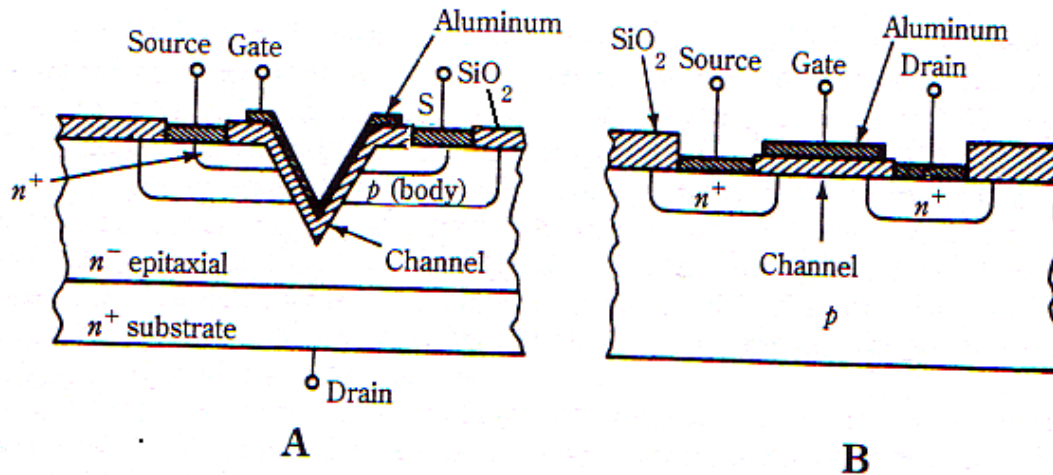
A



B



- 3-5 Comparison of the power MOSFET structure with ordinary MOSFET geometry. A. The VMOS structure of the new power units. Source-drain current path is vertical through the four semiconductor regions. B. A previous MOSFET configuration—limited to signal-level power.



3-5 Comparison of the power MOSFET structure with ordinary MOSFET geometry. A. The VMOS structure of the new power units. Source-drain current path is vertical through n -level power. B. A previous MOSFET configuration—limited to signal-level power.

V-MOS - možné větší proudové zatížení, výhoda pro výkonové aplikace, větší plocha 'drainu' tzn. lepší chlazení

-jeden metalický gate reguluje dvě vertikální proudové dráhy

-je možné dávat na drain větší napětí díky epitaxní n^- vrstvě

-je menší kapacita mezi GD, to je výhoda pro RF aplikace

Výhody POWER MOSFET v RF aplikacích (nejen)

- netrpí sekundárním průrazem jako BJT, neprojevuje se efekt 'hot spotting'
- není potřeba tepelná stabilizace pracovního bodu, odpor kanálu roste s proudem, s rostoucí teplotou klesá proud drainu I_D to je výhoda proti BJT
- je možné je přímo spojovat paralelně bez stabilizačních odporů
- frekvenční přenos je dán rozptylovými kapacitami, tzn. velká šířka pásma se zachovává i pro velké výkony
- velká vstupní impedance umožňuje snadné buzení
- nepřispůsobení zátěže méně ohrozí prvek než v případě BJT
- dobrá linearita mezi vstupním napětím a výstupním proudem-lineární širokopásmové RF aplikace (lepší než u BJT)
- je možné rychlé spínání => dosažitelná velká efektivita

Nevýhody POWER MOSFET:

- větší saturační napětí V_{DSsat}
- velká vstupní kapacita
- možnost proražení tenké hradlové vrstvy

Výkonové aplikace POWER MOSFET s využitím paralelního spojování:

- televizní vysílače s výkonem 50 kW
(firma Harris vyrábí středovlnné vysílače až do 500 kW)

Literatura:

A.Frohn, W. Oberthur, H. Siedler, M. Wiemer, P. Zastrow, Elektronika-Polovodičové součástky a základní zapojení, BEN Praha 2006.

Jens Peer Slengl, Jeno Tihanyi, Výkonové tranzistory MOSFET, BEN - technická literatura, Praha 1999.

P. Neumann, J. Uhlíř, Elektronické obvody a funkční bloky 1, skriptum ČVUT (2005).

H. FRISCH, Základy elektroniky a elektronických obvodů, SNTL Praha 1987.

P. Horowitz, W. Hill, The art of Electronics, Third edition, Cambridge University Press, 1980, 1989, 2015.

Richard. C. Dorf, et. al., The electrical engineering handbook, Electronics, Power Electronics, Optoelectronics, Microwaves, Electromagnetics, and Radar Third edition, Taylor & Francis (2006).

Donald A. Neamen, Microelectronics Circuit Analysis and Design, Published by McGraw-Hill (2010).